

BEST AVAILABLE COPY

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-282145  
 (43)Date of publication of application : 12.10.2001

(51)Int.Cl.

G09F 9/40  
 G02F 1/1345  
 G09F 9/00  
 H04M 1/00  
 H04M 1/02

(21)Application number : 2000-093678  
 (22)Date of filing : 30.03.2000

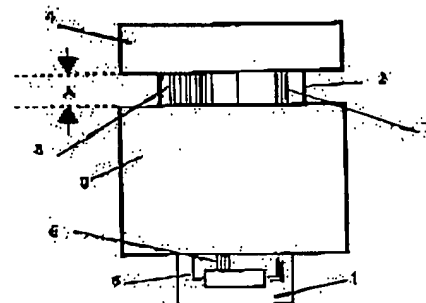
(71)Applicant : SANYO ELECTRIC CO LTD  
 (72)Inventor : YAMAMOTO HIDEYUKI

## (54) DISPLAY DEVICE

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To solve the following problems; there are a method of using two kinds of display panels and a method of using a display panel capable of making display on both surfaces in order to display information on both front and rear surface of a foldable portable telephone but, in the former method, two systems are necessary for the driving sections of the display sections and the number of parts is increased and therefore the density in the casings is increased and the degrees of freedom in the display panel arrangement is limited while, in the latter method, the arrangement of the one display section is eventually determined by the arrangement of one display section and again the degree of the freedom in the arrangement of the display sections is limited.

**SOLUTION:** This display device consists of the plural display sections, connecting cables having a flexible structure for connecting the respective display sections and the single display drive section for driving the respective display sections and is constituted in such a manner the drive signal from the single drive section is transmitted through the connecting cables successively to the respective display sections. The device is so constituted that the single drive section drives all of the display sections described above.



## LEGAL STATUS

[Date of request for examination] 21.08.2003  
 [Date of sending the examiner's decision of rejection] 30.08.2005  
 [Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]  
 [Date of final disposal for application]  
 [Patent number]  
 [Date of registration]  
 [Number of appeal against examiner's decision of rejection]  
 [Date of requesting appeal against examiner's decision of rejection]

(19) 日本国特許庁 (J P)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号  
特開2001-282145  
(P2001-282145A)

(43) 公開日 平成13年10月12日 (2001.10.12)

(51) Int.Cl. <sup>7</sup>	識別記号	F I	テ-マ-ト* (参考)
G 0 9 F 9/40	3 0 2	G 0 9 F 9/40	3 0 2 2 H 0 9 2
G 0 2 F 1/1345		G 0 2 F 1/1345	5 C 0 9 4
G 0 9 F 9/00	3 6 6	G 0 9 F 9/00	3 6 6 G 5 G 4 3 5
H 0 4 M 1/00		H 0 4 M 1/00	A 5 K 0 2 3
1/02		1/02	C 5 K 0 2 7

審査請求 未請求 請求項の数 5 O L (全 6 頁) 最終頁に続く

(21) 出願番号 特願2000-93678(P2000-93678)

(22) 出願日 平成12年3月30日(2000.3.30)

(71) 出願人 000001889

三洋電機株式会社

大阪府守口市京阪本通2丁目5番5号

(72) 発明者 山本 英幸

大阪府守口市京阪本通2丁目5番5号 三

洋電機株式会社内

(74) 代理人 100111383

弁理士 芝野 正雅

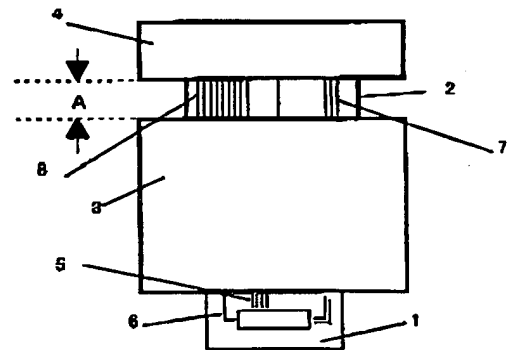
最終頁に続く

## (54) 【発明の名称】 表示装置

## (57) 【要約】

【課題】 折り畳み型携帯電話において表裏両面に情報表示を可能にするためには、2種類の表示パネルを使用する方法と両面表示可能な表示パネルを使用する方法がある。前者の方法では、表示部駆動部が2系統必要となり部品点数が多くなるため筐体内が過密化し、筐体内の表示パネル配置の自由度が制限される。後者の方法では、1つの表示部の配置によりもう一方の表示部の配置も決まってしまう、やはり表示部の配置の自由度が制限される。

【構成】 複数の表示部と、該各表示部を接続する柔軟な構造を持った接続ケーブルと、上記各表示部を駆動する唯一の表示駆動部からなり、該唯一の表示駆動部からの駆動信号は、上記接続ケーブルを通して、順に、上記各表示部に伝達される様構成し、上記唯一の表示駆動部が上記全ての表示部を駆動する様にしたことを特徴とする表示装置。



(2)

特開2001-282145

## 【特許請求の範囲】

【請求項1】 複数の表示部と、該各表示部を接続する柔軟な構造を持った接続ケーブルと、上記各表示部を駆動する唯一の表示駆動部からなり、該唯一の表示駆動部からの駆動信号は上記接続ケーブルを通して順に上記各表示部に伝達される様構成し、上記唯一の表示駆動部が上記全ての表示部を駆動する様にしたことを特徴とする表示装置。

【請求項2】 携帯電話であって、ヒンジ部により開閉可能に接続された第一の筐体と第二の筐体を有し、第二の筐体内には無線部と制御部とマイクを有し、該第二の筐体の表面にはキー操作部を配し、上記第一の筐体内にはスピーカと、上記無線部と接続されるアンテナと、開閉の状態を検出する開閉検出スイッチとを有し、さらに上記第一の筐体内に上記表示装置を配し、第一の筐体の表面に情報を表示し得ることを特徴とする請求項1に記載の表示装置。

【請求項3】 携帯電話であって、ヒンジ部により開閉可能に接続された第一の筐体と第二の筐体を有し、第二の筐体内には無線部と該無線部に接続されるアンテナと制御部とマイクを有し、該第二の筐体の表面にはキー操作部を配し、上記第一の筐体内にはスピーカと、開閉の状態を検出する開閉検出スイッチとを有し、さらに上記第一の筐体内に上記表示装置を配し、第一の筐体の表面に情報を表示し得ることを特徴とする請求項1に記載の表示装置。

【請求項4】 上記表示装置が、上記第一の筐体内で接続ケーブルが折り曲げられて配置され、第一の筐体の表裏両面に情報を表示し得る事を特徴とする請求項2及び3に記載の表示装置。

【請求項5】 上記開閉検出スイッチの検出結果に基づき、上記制御部が情報の表示方法を決定する請求項2乃至4に記載の表示装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、折り畳み構造を持つ携帯電話機の液晶表示装置に関する。

## 【0002】

【従来の技術】 折り畳み構造を持つ携帯電話機の折り畳み状態では、液晶表示機は内側に隠れる形になるため、アンテナ受信状態、現在時刻、電池残量等の情報を液晶表示機から確認できなかった。このため、折り畳み状態であっても、上記情報を確認できる構造として、従来考えられてきたのが図4の構造である。図4の構造では、折り畳み状態で内側に隠れる内側液晶表示部(3)の他に、折り畳み状態で上記情報を表示する目的で、上記液晶表示部(3)の反対面に、外側液晶表示部(4)を設けている。その内部構造の一例を図5に示す。図5は、ヒンジ部(21)により開閉可能に取り付けられた上部筐体(22)と下部筐体(23)からなる折り畳み型携

帯電話である。上部筐体(22)内には、折り畳み状態では内側に隠れる上記内側液晶表示部(3)があり、その表面は内側表示部保護用ガラス(24)でカバーされ、内側液晶駆動回路(51)にて制御されている。また、折り畳み状態で外側になる外側液晶表示部(4)があり、その表面は外側液晶表示部保護用ガラス(25)でカバーされ、外側液晶駆動回路(52)にて制御されている。液晶の光源は内側照明(28)と外側照明(29)があり、各々内側導光板(27)と外側導光板(26)により光が各液晶表示部に供給される。さらに、上部筐体(22)には、折り畳み検出スイッチ(30)とスピーカ(31)があり、アンテナ(32)が取り付けられている。下部筐体(23)では、表面にキー操作部(33)があり、内部に制御部(34)、電池(35)、無線部(36)及びマイク(37)を有している。該携帯電話が開いた状態では、折り畳み検出スイッチ(30)がオフとなり、制御部(34)が開いた状態ということを確認する。そして、制御部(34)は内側液晶駆動回路(51)を制御して、内側液晶表示部

(3)に情報を表示させる。この時、外側液晶駆動回路(52)を制御して外側液晶表示部(4)には何も表示しないようにする。折り畳み状態では、折り畳み検出スイッチ(30)がオンとなり、制御部(34)が折り畳み状態ということを確認する。そして、制御部(34)は外側液晶駆動回路(52)を制御して、外側液晶表示部(4)に情報を表示させる。この時、内側液晶駆動回路(51)を制御して内側液晶表示部(3)には何も表示しないようにする。開閉の際に、両液晶表示部の内、照明が必要な方の照明を点灯させるよう制御部(34)が制御する。

【0003】 また他の方法として、図6に示す特願平11-370326がある。この方法では、一つの液晶表示機(61)を表裏各ガラス(66)(66)を通じて、表側と裏側から見る事が可能である。一定の偏光方向を持つ液晶A(62)と液晶B(63)を組み合わせ、液晶B(63)の両側の電極1(64)と電極2(65)の間に電圧をかけて、液晶B(63)の偏光方向を液晶A(62)の偏光方向とを直交させることにより光を不透過にする。不透過の状態では表側と裏側から見る事ができる。しかし、表側と裏側に見える文字及び図形はミラーパターンになる。その一例を図7に示す。同図(a)では表側から正常に見える文字、同図(b)には裏側から見た際のミラーパターンを示す。本従来例は、表側に文字や図形のミラーパターンを表示させることで、裏側からは正常なパターンとして見ることをできるようにしたものである。

【0004】 図8が上記液晶表示機(61)を使用した構成図である。本構成も図5の構成と同様であり、折り畳み検出スイッチ(30)を使用して、開閉の状態を制御部(34)が検知する。開いた状態では、制御部(3

(3)

特開2001-282145

4)が液晶表示駆動回路(1)を制御し、内側から情報が見えるように表示し、外側からは何も見えないようにする。折り畳み状態では、制御部(34)が液晶表示駆動装置(1)を制御し、外側から情報が見えるように表示し、内側からは何も見えないようにする。このように、折り畳み状態でもアンテナ受信状態などの上記情報を確認することができる。

## 【0005】

【発明が解決しようとする課題】上記の外側液晶表示部(4)を内側液晶表示部(3)の反対面に配置する第一の従来例では、液晶駆動回路が、内側液晶駆動回路(51)と外側液晶駆動回路(52)の2系統必要であり、部品点数が多くなり、コスト高になるだけでなく、筐体内部も過密化し、小型化を困難にするという問題も発生する。同時に、外側液晶駆動回路(52)の配置スペースのため、外側液晶表示部(4)の垂直方向の配置自由度が減少する。さらに2つの液晶表示部が奥行き方向に重ねて配置されるため、各液晶表示部の表示面の位置が奥行き方向においても制限される。

【0006】また、特願平11-370326記載の液晶表示機(61)では、図6に示すように液晶A(62)と液晶B(63)とが一体となっている。そのため、2つの液晶表示部は、互いの表裏になる位置関係にしか配置することができず、筐体内の配置において、液晶表示部の配置は一方を定めれば、もう一方はその反対面の範囲内にしか表示部分を設けることができない。即ち2の表示部の配置関係が制限される。また、筐体内の奥行き方向においても、一方の液晶表示部の配置を決めれば、もう一方の液晶表示部の配置も同時に決まってしまう、配置が限定され、両方の表示部を最適な位置に配置することが困難になるという問題がある。

## 【0007】

【課題を解決するための手段】本願発明は、上記問題に鑑みなされたものであり、複数の表示部と、該各表示部を接続する柔軟な構造を持った接続ケーブルと、上記各表示部を駆動する唯一の表示駆動部からなり、該唯一の表示駆動部からの駆動信号は上記接続ケーブルを通して順に上記各表示部に伝達される様構成し、上記唯一の表示駆動部が上記全ての表示部を駆動する様にしたことを特徴とする表示装置である。また、本願発明は、携帯電話であって、ヒンジ部により開閉可能に接続された第一の筐体と第二の筐体を有し、第二の筐体内には無線部と制御部とマイクを有し、該第二の筐体の表面にはキー操作部を配し、上記第一の筐体内にはスピーカと、上記無線部と接続されるアンテナと、開閉の状態を検出する開閉検出スイッチとを有し、さらに上記第一の筐体内に上記表示装置を配し、第一の筐体の表面に情報を表示し得ることを特徴とする携帯電話表示装置でもある。さらに、本願発明は、携帯電話であって、ヒンジ部により開閉可能に接続された第一の筐体と第二の筐体を有し、第

二の筐体内には無線部と該無線部に接続されるアンテナと制御部とマイクを有し、該第二の筐体の表面にはキー操作部を配し、上記第一の筐体内にはスピーカと、開閉の状態を検出する開閉検出スイッチとを有し、さらに上記第一の筐体内に上記表示装置を配し、第一の筐体の表面に情報を表示し得ることを特徴とする携帯電話表示装置でもある。

【0008】また、本願発明は、上記2種類の携帯電話表示装置において、上記表示装置が、上記第一の筐体内で接続ケーブルが折り曲げられて配置され、第一の筐体の表裏両面に情報を表示し得る事の特徴とする携帯電話表示装置でもある。

【0009】さらに、本願発明は、上記3種類の電話表示装置において、上記開閉検出スイッチの検出結果に基づき、上記制御部が情報の表示方法を決定する携帯電話表示装置でもある。

## 【0010】

【発明の実施例】以下、発明の実施の形態を添付図面を参照しつつ説明する。また、本実施例は、携帯電話について記述するが、本発明は、携帯電話における実施例のみに限定することを示すものではなく、いかなる形態の電子機器においても液晶表示に関する部分が同様の構成を有している場合には、本発明を適用できることは言うまでもない。

【0011】本発明の実施例を図1に示す。本実施例は、液晶駆動回路(1)、フレキシブルプリント基板である接続ケーブル(以下、FPC)(2)、内側液晶表示部(3)、外側液晶表示部(4)とで構成される。液晶駆動回路(1)は、内側液晶表示部(3)に一体接続され、内側液晶表示部(3)と外側液晶表示部(4)の各液晶ドットを駆動するセグメント信号とコモン信号を出力する。該セグメント信号はセグメント信号ライン1(5)を通じて、該コモン信号はコモン信号ライン1(6)を通じて、内側液晶表示部(3)に供給される。内側液晶表示部(3)では、上記セグメント信号と必要とするコモン信号を使用して、各液晶ドットをオンオフさせる。上記FPC(2)は、内側液晶表示部(3)から外側液晶表示部(4)へ、外側液晶表示部(4)が必要とするセグメント信号をセグメント信号ライン2(7)を通じて、コモン信号をコモン信号ライン2(8)を通じて伝達する。外側液晶表示部(4)は、FPC(2)を通して入力されたセグメント信号とコモン信号から各液晶ドットをオンオフさせる。

【0012】次に、図2は二つの液晶表示部を表と裏に配置するためにFPC(2)を曲げた一例である。図1におけるFPC(2)の長さAを短くすることにより、図2における長さBを短くすることができる。従って、この場合、外側液晶表示部(4)の垂直方向の位置を上部に配置することが可能となる。また、図1におけるFPC(2)における長さAを長くすることにより、図2

(4)

特開2001-282145

における長さBが長くなり垂直方向の下部に配置することが可能となる。このように、FPC(2)の長さを変えることにより、外側液晶表示部(4)の垂直方向の配置を自由に設定することができる。

【0013】さらに、図3は本発明を用いた本実施例の携帯電話機の構造図である。図3は、ヒンジ部(21)により開閉可能に取り付けられた上部筐体(22)と下部筐体(23)からなる折り畳み型携帯電話である。上部筐体(22)内には、折り畳み状態では内側に隠れる上記内側液晶表示部(3)があり、その表面は内側表示部保護用ガラス(24)でカバーされ、内側照明(28)の光が内側導光板(27)を通じて供給される。また、折り畳み状態で外側になる外側液晶表示部(4)があり、その表面は外側液晶表示部保護用ガラス(25)でカバーされ、外側照明(29)の光が外側導光板(26)を通じて供給される。両液晶表示部とも、液晶駆動回路(1)にて制御されている。さらに、上部筐体(22)には、折り畳み検出スイッチ(30)とスピーカ(31)があり、アンテナ(32)が取り付けられている。下部筐体(23)では、内側表面にキー操作部(33)があり、内部に制御部(34)、電池(35)、無線部(36)及びマイク(37)を有している。該携帯電話が開いた状態では、折り畳み検出スイッチ(30)がオフとなり、制御部(34)が開いた状態ということを確認する。そして、制御部(34)は液晶駆動回路(1)を制御して、内側液晶表示部(3)に情報を表示させ、外側液晶表示部(4)には何も表示しないようにする。折り畳み状態では、折り畳み検出スイッチ(30)がオンとなり、制御部(34)が折り畳み状態ということを確認する。そして、制御部(34)は液晶駆動回路(1)を制御して、外側液晶表示部(4)に情報を表示させ、内側液晶表示部(3)には何も表示しないようにする。開閉の際に、両液晶表示部の内、照明が必要な方の照明を点灯させるよう制御部(34)が制御する。

【0014】このように、液晶駆動回路(1)はヒンジ側に配置され、内側液晶表示部(3)と外側液晶表示部(4)とを接続するFPC(2)はヒンジ(21)と反対側に配置される。従って、外側液晶表示部(4)を図3に示す位置に配置するためには、図2のFPC(2)を長くし、外側液晶表示部(4)を下方向に持ってくる。また、外側液晶表示部(4)を上方向に配置するためには、同様にFPC(2)を短くすればよい。さらに、図3に示すように、外側液晶表示部(4)の配置における奥行方向の距離を調整する際にも、FPC(2)の長さを調節することで容易に調整することが可能となる。

【0015】

【発明の効果】以上、説明したように、本発明の液晶表示機を使用すれば、液晶駆動回路が一つで構成できるた

めスペースが節約され、小型化を容易にできる。また、2つの液晶表示部の相対位置関係をFPCの長さで調整できるため、外側液晶表示部の配置に自由度を持たすことが可能となる。

【図面の簡単な説明】

【図1】本発明の実施例の液晶表示部の駆動系の接続図。

【図2】本発明の実施例のFPC折り曲げ状態の側面図。

【図3】本発明の実施例を用いた携帯電話の構成図。

【図4】二つの液晶表示部を持つ折り畳み携帯電話の従来例。

【図5】二つの液晶表示部を持つ折り畳み携帯電話の従来例を示す構成図。

【図6】両面表示液晶の他の従来例における構成図。

【図7】両面表示における文字の表示の状態を示す図であり、(a)は小文字「a」を表示したときの表側から見える文字であり、(b)は小文字「a」を表示したときの裏側から見える文字を示す。

【図8】図6の両面表示液晶を用いた携帯電話の構成図

【符号の説明】

- |    |             |
|----|-------------|
| 1  | 表示駆動部       |
| 2  | 接続ケーブル      |
| 3  | 内側液晶表示部     |
| 4  | 外側液晶表示部     |
| 5  | セグメント信号ライン1 |
| 6  | コモン信号ライン1   |
| 7  | セグメント信号ライン2 |
| 8  | コモン信号ライン2   |
| 21 | ヒンジ         |
| 22 | 上部筐体        |
| 1  | 下部筐体        |
| 2  | 内側表示部保護ガラス  |
| 3  | 外側表示部保護ガラス  |
| 4  | 外側導光板       |
| 5  | 内側導光板       |
| 6  | 内側照明(LED)   |
| 7  | 外側照明(LED)   |
| 8  | 折り畳み検出スイッチ  |
| 9  | スピーカ        |
| 10 | アンテナ        |
| 11 | キー操作部       |
| 12 | 制御部         |
| 13 | 電池          |
| 14 | 無線部         |
| 15 | マイク         |
| 51 | 内側液晶駆動回路    |
| 52 | 外側液晶表示回路    |
| 61 | 両面液晶表示パネル   |
| 1  | 液晶A         |

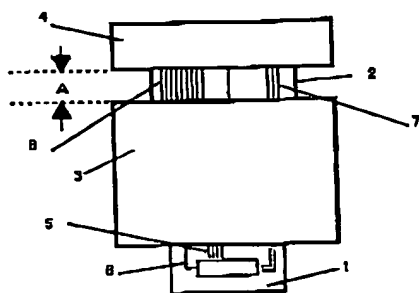
(5)

特開 2001-282145

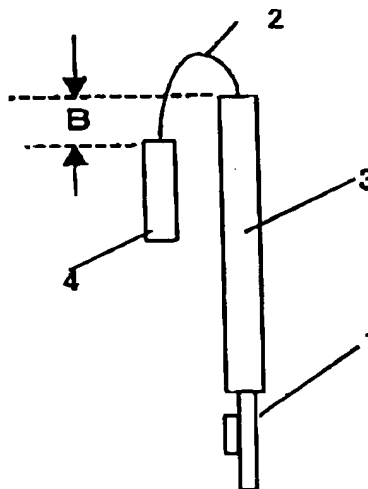
2 液晶 B  
3 電極 1

4 電極 2  
5 ガラス

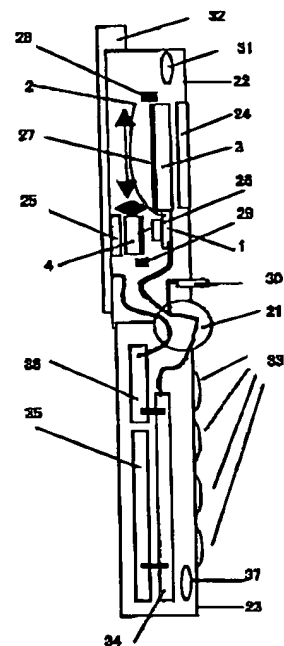
【図 1】



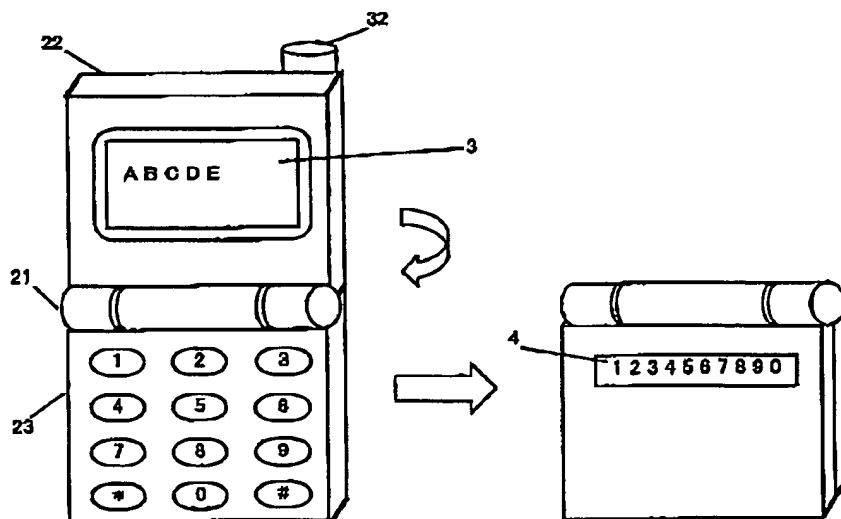
【図 2】



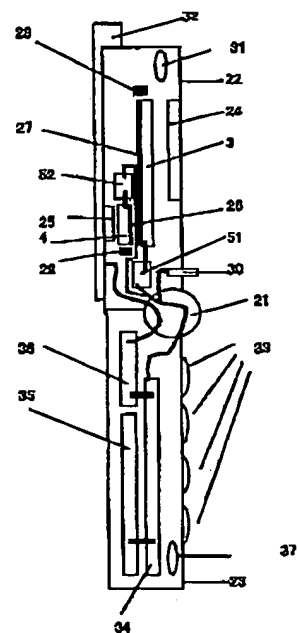
【図 3】



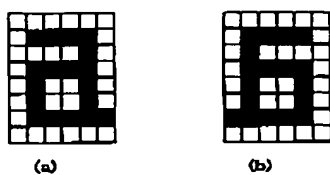
【図 4】



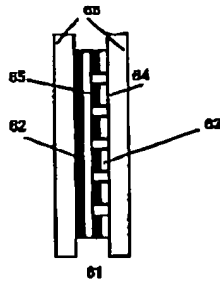
【図 5】



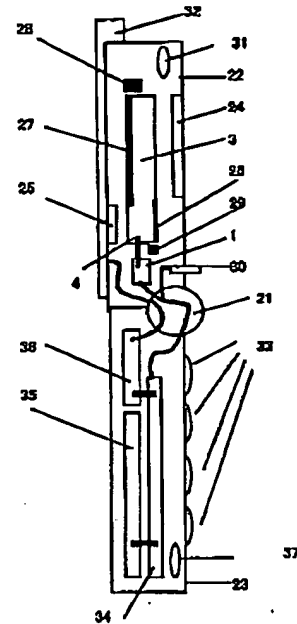
【図 7】



【図6】



【図8】



フロントページの続き

(51) Int. Cl. 7

H04M 1/02

識別記号

F I

H04M 1/02

テーマコード (参考)

A

Fターム (参考) 2H092 GA45 GA50 NA25 PA06 RA10  
 5C094 AA15 BA43 DA02 DA08 DB02  
 DB05 HA10  
 5G435 AA18 BB12 BB15 CC13 EE16  
 EE27 EE41 EE47 FF08 GG21  
 GG23 HH05 LL07  
 5K023 AA08 BB03 DD08 EE05 EE07  
 GG04 HH07 HH08  
 5K027 AA11 BB02 CC08 FF22 MM04  
 MM16 MM17

Searching PAJ

Page 1 of 2

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-117072

(43)Date of publication of application : 27.04.2001

(51)Int.Cl.

G02F 1/133  
G02F 1/1365  
G09F 9/30  
G09G 3/20  
G09G 3/36

(21)Application number : 11-292967

(71)Applicant : ALPS ELECTRIC CO LTD

(22)Date of filing : 14.10.1999

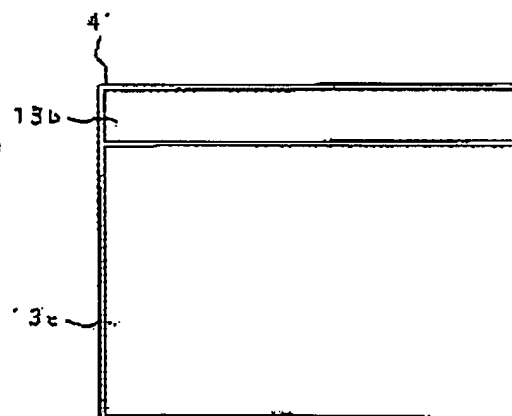
(72)Inventor : NAKANO AKIRA

## (54) ACTIVE MATRIX TYPE LIQUID CRYSTAL DISPLAY DEVICE

## (57)Abstract:

PROBLEM TO BE SOLVED: To prevent flicker and burning from occurring in an active matrix liquid crystal display device having a main display region and a sub-display region differing in the size of pixel region from each other.

SOLUTION: Counter electrodes corresponding to a main display region and a sub-display region are arranged separately, and optimal voltages according to the respective sizes of the pixel regions are applied to the counter electrode for the main display region and that for the sub-display region.



## LEGAL STATUS

[Date of request for examination]

08.11.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3558934

[Date of registration]

28.05.2004

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAKia4HADA413117072P1.htm>

7/5/2006



Searching PAJ

Page 2 of 2

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAkia4HADA413117072P1.htm>

7/5/2006

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-117072

(P2001-117072A)

(43) 公開日 平成13年4月27日 (2001.4.27)

(51) Int.Cl.<sup>7</sup>  
 G 0 2 F 1/133  
           1/1365  
 G 0 9 F 9/30  
 G 0 9 G 3/20  
           3/36

識別記号  
 5 5 0  
 3 3 8  
 6 8 0

F I

G 0 2 F 1/133

5 5 0

ナマコト\* (参考)

2 H 0 9 2

G 0 9 F 9/30

3 3 8

2 H 0 9 3

G 0 9 G 3/20

6 8 0 D

5 C 0 0 6

3/36

5 C 0 8 0

G 0 2 F 1/136

5 0 0

5 C 0 9 4

審査請求 未請求 請求項の数 4 O L (全 8 頁)

(21) 出願番号 特願平11-292967

(22) 出願日 平成11年10月14日 (1999. 10. 14)

(71) 出願人 000010098

アルプス電気株式会社

東京都大田区筈谷大塚町1番7号

(72) 発明者 仲野 陽

東京都大田区筈谷大塚町1番7号 アルプ

ス電気株式会社内

(74) 代理人 100064908

弁理士 志賀 正武 (外7名)

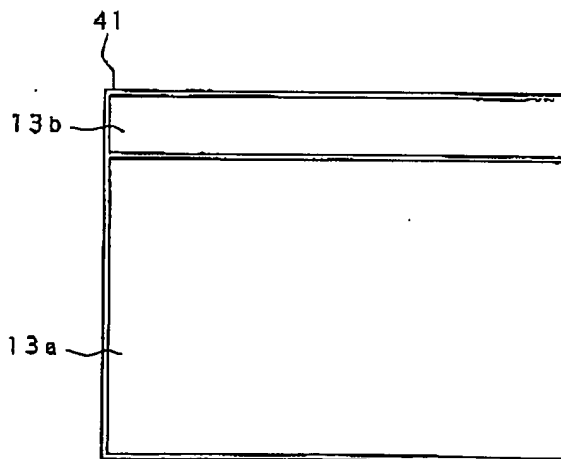
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 互いに画素領域の大きさが異なる主表示エリアと副表示エリアを有するアクティブマトリクス液晶表示装置において、フリッカや焼き付きの発生を防止する。

【解決手段】 主表示エリアと副表示エリアに対応する対向電極を分割して設け、主表示エリア用の対向電極と副表示エリア用の対向電極に、画素領域の大きさに応じたそれぞれに最適な電圧を印加するようにする。



(2) 001-117072 (P2001-117072A)

## 【特許請求の範囲】

【請求項1】 対向配置された一対の基板の間に液晶層が挟持され、前記一方の基板の表面には複数の走査線および複数の信号線がマトリクス状に交差して形成され、複数の走査線と信号線とが形成する交差部の近傍に、前記走査線に接続するゲート電極を有する薄膜トランジスタと、該薄膜トランジスタに接続する画素電極と蓄積容量とがそれぞれ形成されており、走査線と信号線で囲まれた画素領域の大きさが互い異なる主表示エリアと副表示エリアとを具備し、前記他方の対向基板の液晶層側表面には対向電極が形成されており、前記主表示エリアに対向する対向電極と前記副表示エリアに対向する対向電極とが分割して構成されていることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】 前記主表示エリアの画素領域の大きさが、前記副表示エリアの画素領域の大きさよりも小さいことを特徴とする請求項1に記載のアクティブマトリクス型液晶表示装置。

【請求項3】 前記主表示エリアに対向する対向電極と前記副表示エリアに対向する対向電極とに、異なる電圧を印加するような電圧印加手段を備えたことを特徴とする請求項1に記載のアクティブマトリクス型液晶表示装置。

【請求項4】 前記主表示エリアの画素領域の大きさが、前記副表示エリアの画素領域の大きさよりも小さく、かつ前記主表示エリアに対向する対向電極に印加する電圧が、前記副表示エリアに対向する対向電極に印加する電圧よりも低くなるような電圧印加手段を備えたことを特徴とする請求項3に記載のアクティブマトリクス型液晶表示装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、アクティブマトリクス型液晶表示装置に関する。より詳細には、互いに画素領域の大きさが異なる主表示エリアと副表示エリアを具備するアクティブマトリクス型液晶表示装置の対向電極構造に関する。

【0002】

【従来の技術】従来、アクティブマトリクス方式の液晶表示装置としては、図6に示すものが知られている。図6は薄膜トランジスタ（Thin Film Transistor：以下、TFTと略記する）アレイ基板140の平面図である。従来のアクティブマトリクス装置のTFTアレイ基板140には、画素を構成する画素領域132がマトリクス状に配列された表示エリア130、この表示エリア130の走査線101から外付けのゲートドライバICに接続するための走査線の引き出し配線134と走査線端子136、表示エリア130の信号線119から外付けのソースドライバICに接続するための信号線の引き出し配線135と信号線端子137がそれぞれ形成され

ている。

【0003】従来のアクティブマトリクス型液晶表示装置に対して新たな機能を付加できるとの観点から、図1に示すように、表示エリア30（以後、主表示エリアと言う）のほかに、例えば文字情報を表示させることを目的とした他の表示エリア31（以後、副表示エリアと言う）を設ける必要性が唱えられている。この場合、主表示エリア30には精細度の高い表示が要求されるために画素領域32を小さくするが、副表示エリア31ではその表示目的から、必ずしも画素領域33の大きさを主表示エリアのそれと一致させる必要はない。むしろ、例えば文字は大きく表示させて見やすくしたいとの要求から、副表示エリア31の画素領域33の大きさは、主表示エリア30の画素領域32の大きさに比べて大きく設計する。また、従来の副表示エリアを有する液晶表示装置では、対向電極は図7に示すように対向基板41の全面に共通した1個の対向電極13が形成されていた。

【0004】一方、アクティブマトリクス型液晶表示装置では、対向配置された一対の基板の間に液晶層を挟持してこれを表示媒体として用いており、液晶層の焼き付きを防止するために液晶層には直流電圧が重畳しない交流電圧を印加し、これを表示電圧として用いる。この交流電圧は、信号線から画素領域を主として成す画素電極へ、走査線からのゲート電圧でオン状態となったTFTを介して印加される。この画素電極と液晶層を介して対向する対向電極には、一定の直流電圧を印加する。これにより、液晶層に電界を与えてその屈折率を変化させることにより、液晶層は表示媒体として使用可能となる。

【0005】ところが、液晶の誘電率が電界強度に応じて変化する、TFTのゲート電極とドレイン電極との間に寄生容量を有すること、および走査線と画素電極との間に寄生容量を有することなどに起因して、TFTをオフ状態にすべくゲート電圧を変化させたときに、画素電極の電位 $V_p$ に動的な電圧降下が生ずる。図5は液晶表示装置の駆動電圧を示す概略図である。図5(a)はTFTのゲート電極に印加する電圧 $V_g$ を、図5(b)はTFTのソース電極に印加する電圧 $V_s$ を、図5(c)はTFTのドレイン電極、すなわち、画素電極の電圧 $V_p$ を示している。図5(c)の $V_{sc}$ はソース電極に印加する交流電圧の中心電圧を、図5(c)の $V_{com}$ は対向電極に印加される電圧をそれぞれ示している。対向電極と画素電極にそれぞれ電圧 $V_{com}$ と $V_p$ を印加することにより、液晶層に実効的な電位が与えられ表示媒体として作動するようになる。図5の横軸には時間を取り、 $V_g$ 、 $V_s$ 、 $V_p$ のタイミングを示している。図5(a)に示す電圧の高電位がTFTをオン状態にする期間、低電位がTFTをオフ状態にする期間をそれぞれ示している。

【0006】TFTをオフ状態にすべくゲート電圧 $V_g$ を変化させたときに、図5(c)に示すように画素電極

(3) 001-117072 (P2001-117072A)

の電位 $V_p$ に動的な電圧降下 $\Delta V_p$ が生ずる。これは、TFTをオフ状態にすべくゲート電圧 $V_g$ を変化させたときに、一對の基板間の液晶層による容量、走査線とその上のゲート絶縁膜及び容量電極とからなる蓄積容量および

$$\Delta V_p = (V_{gh} \times (C_{gdon} + C_{gp}) - V_{gl} \times (C_{gdoff} + C_{gp}) - V_s (C_{gdon} - C_{gdoff})) / (C_s + C_{lc} + C_{gdoff} + C_{gp})$$

(1)

ここで、

$\Delta V_p$  : 画素電極の電位の電圧降下  
 $V_{gh}$  : ゲート電圧のハイ電位  
 $C_{gdon}$  : TFTオン時の寄生容量  
 $C_{gp}$  : 走査線と画素電極の間の寄生容量  
 $V_{gl}$  : ゲート電圧ロウ電位  
 $C_{gdoff}$  : TFTオフ時の寄生容量  
 $V_s$  : 信号電圧の電位  
 $C_s$  : 蓄積容量  
 $C_{lc}$  : 液晶層の容量

(1)式で示されるように、画素電極の電位の電圧降下 $\Delta V_p$ を発生させる因子としては、液晶層の容量 $C_{lc}$ 、薄膜トランジスタの寄生容量 $C_{gd}$ 、蓄積容量 $C_s$ 等を含んでいる。

【0008】前記電圧降下 $\Delta V_p$ を発生させる一方の要因である液晶の誘電率が電界強度に応じて変化すること、液晶の物性に関わるもので避けられないものである。また、他方の要因である、TFTのゲート電極とドレイン電極との間の寄生容量及び走査線と画素電極との間の寄生容量の2つの寄生容量のうち、TFTのゲート電極とドレイン電極の間に寄生容量を有することは、前記電極間に形成したゲート絶縁膜が容量を形成してしまうことから、現在のアクティブマトリクス型液晶表示装置では構造的に避けられないものである。

【0009】このように画素電極の電位 $V_p$ に電圧降下 $\Delta V_p$ が生じると、両素電極の電位 $V_p$ の正と負の電圧振幅に差が生じてしまう。電圧の極性によらず同じ電圧が印加されれば、液晶は同じ透過率特性を有するので、例えば電圧を印加しない状態で透過率の高いノーマリホワイト型のアクティブマトリクス型液晶表示装置においては、電圧振幅が大きい極性では透過率がより低く、電圧振幅が小さい極性では透過率がより高くなる。このため、透過率に応じた明暗の繰り返しが生じ、これがフリッカとして視認されてしまうことになる。また、正と負の極性に対して電圧の振幅が非対称であると、いずれかの画素電極に交流電圧を重ねて直流的な電圧が常に印加されることになり、表示が残存するいわゆる焼き付き現象が発生する。そこで従来は、液晶を駆動する交流電圧の正と負の電圧振幅が等しくなるように対向電極の電位を適正に調整すること、および、蓄積容量を液晶層による容量に対して並列に形成することにより、前記フリッカや焼き付きの解消をはかっていた。

【0010】

上記寄生容量との間で電荷の分配が生じて、両素電極の電位 $V_p$ に電圧降下 $\Delta V_p$ が生ずるものである。

【0007】画素電極11の電位の電圧降下 $\Delta V_p$ は次式(1)で示される。

【発明が解決しようとする課題】ところが、主表示エリアのほかに画素領域の大きさの異なる副表示エリアを設ける場合、前記液晶容量や前記寄生容量の値が画素領域の大きさに応じて異なるので、主表示エリアと副表示エリアとで、それぞれの画素電極の電圧降下 $\Delta V_p$ に差が生じてくる。その結果、主表示エリアと副表示エリアで対向電極に印加する最適な電位が異なるにもかかわらず、従来例のように共通の対向電極を用いた場合には、どちらかの対向電極には適正電圧が印加されなくなるので、主表示エリアもしくは副表示エリアのいずれか一方にフリッカが生ずるといった問題があった。また、主表示エリアもしくは副表示エリアのいずれか一方に焼き付き現象が生ずるといった問題もあった。

【0011】

【課題を解決するための手段】本発明は上記の課題を解決するためになされたもので、画素領域の大きさが異なる主表示エリアと副表示エリアとを有するアクティブマトリクス型液晶表示装置において、主表示エリアと副表示エリアとで対向電極を分割することにより、それぞれの対向電極に最適な電圧を印加することを可能とし、フリッカや焼き付きの発生を防止する手段を採用したものである。すなわち、図5(c)において、主表示エリアと副表示エリアとで異なる電圧降下 $\Delta V_p$ が発生する場合に、それぞれの対向電極に適正な対向電極電圧 $V_{com}$ を印加して、それぞれの表示エリアで正と負の極性による電圧振幅が等しくなるようにしたものである。

【0012】本発明に係わるアクティブマトリクス型液晶表示装置装置は、対向配置された一對の基板の間に液晶層が挟持され、前記一方の基板の表面には複数の走査線および複数の信号線がマトリクス状に交差して形成され、複数の走査線と信号線とが形成する交差部の近傍に、前記走査線に接続するゲート電極を有する薄膜トランジスタと、該薄膜トランジスタに接続する画素電極と、前記走査線と蓄積容量を形成する容量電極とがそれぞれ形成されている。前記走査線と信号線で囲まれた画素領域の大きさは互いに異なり、主表示エリアと副表示エリアとを構成している。一方、前記他方の対向基板の液晶層側表面には対向電極が形成されており、主表示エリアに対向する対向電極と副表示エリアに対向する対向電極とが、分割して構成してある。さらに、主表示エリアと副表示エリアとの画素領域の大きさが異なる場合に、それぞれに対向する対向電極に画素領域の大きさに応じて異なった電圧を印加するように、電圧印加手

(4) 001-117072 (P2001-117072A)

段も分割して設けたものである。かかる液晶表示装置とすることにより、主表示エリアと副表示エリアの対向電極に、それぞれの画素電極の大きさに応じた最適な電位を印加するようにした。

【0013】たとえば、主表示エリアは画像等を表示するためのもので高精度が要求され、副表示エリアは文字等を表示するためのもので精度はあまり問題にならない場合、主表示エリアの画素領域の大きさを副表示エリアの画素領域の大きさよりも小さく構成し、各対向電極に印加する電圧は、主表示エリアに対向する対向電極に印加する電圧の方を低くする。すなわち式(1)において、副表示エリアの方が画素領域の大きさが大きく、液晶層の容量 $C_{lc}$ が大きくなり、電圧降下 $\Delta V_p$ は小さくなる。したがって図5(c)において正と負の極性による電圧振幅を等しくするには、対向電極に印加する電圧は副表示エリアに対向する電極に印加する電圧の方を高くすればよい。これにより各対向電極に画素領域の大きさに見合った最適な電圧を印加することができ、フリッカや焼き付きを防止することが可能となる。各対向電極に異なる電圧を印加するには、電圧印加手段もそれぞれに分割して持つようにして行なう。

【0014】

【発明の実施の形態】以下、本発明の一実施の形態を図面に従って説明する。図1に、本発明の一実施の形態に係わるアクティブマトリクス型液晶表示装置におけるTFTアレイベース40の平面図を示す。本発明においては、TFTアレイベース40には主表示エリア30と副表示エリア31にそれぞれ多数の画素領域32及び33がマトリクス状に配列されている。ここで画素領域とは走査線1と信号線19で囲まれた領域であり、主表示エリア30と副表示エリア31にある画素領域とはその大きさを異にしている。より具体的には、主表示エリア30の画素領域32の大きさは横幅 $40\mu\text{m}$ ×縦長 $120\mu\text{m}$ 、副表示エリア31の画素領域33の大きさは横幅 $40\mu\text{m}$ ×縦長 $400\mu\text{m}$ である。本実施の形態では、主表示エリア30の画素領域32の大きさに比べて大きい画素領域33から成る副表示エリア31が、走査線方向で画素領域の幅が一致するように主表示エリア30の上部に形成されている。

【0015】また、これらの画素領域を走査する走査線1と、信号を供給する信号線19とは格子状に形成されている。信号線19は画素領域の大きさが異なる主表示エリア30と副表示エリア31で途切れることなく連続して配線されている。そしてTFTアレイベース40に対向する対向基板41には、図4に示すように主表示エリア30と副表示エリア31のそれぞれに対向する対向電極13aと13bが配置され、それぞれ異なる電圧を印加するようにしてある。

【0016】主表示エリア30および副表示エリア31の周辺には、各表示エリア30、31の走査線1から外

付けのゲートドライバICに接続するために、走査線の端子36まで引き出された走査線の引出し配線34と、各表示エリア30、31の信号線19から外部のソースドライバICに接続するために、信号線の端子37まで引き出された信号線の引出し配線35とがそれぞれ形成されている。なお、本実施の形態とは異なる場合として、同一TFTアレイベース上に駆動回路が内蔵されている場合があるが、この場合には、走査線の引出し配線と前記信号線の引出し配線がこの駆動回路の出力に引き出されていても構わない。

【0017】次に、図2に本実施の形態の液晶表示装置の副表示エリア31の画素領域33を取り出して拡大した平面図を示す。また、図3に図2中のTFT21、コンタクトホール18a及び容量電極9を貫くA-A'線に沿った断面図を示す。なお、主表示エリア30の画素領域32もその大きさが異なるのみで、構造は副表示エリア31の画素領域33と同様である。図2に示すとおり、この副表示エリア31の画素領域33は走査線1と信号線19とに囲まれており、紙面の左下にTFT21が、又紙面上方に容量電極22が形成されている。紙面中央部には画素電極11が配置されている。

【0018】立体的に見ると図3に示すように、このTFTアレイベース40を用いた液晶表示装置は、液晶層20を介してTFTアレイベース40と対向して配置された対向基板41がある。対向基板41には、遮光用のブラックマトリクス15、カラーフィルタ14、及び画素電極11と同様なインジウムとスズの酸化物(IndiumTin Oxide:以下、ITOと略記する)からなる透明な対向電極13を設けてある。液晶と接する面には配向膜12が形成されている。従って、画素電極11と対向電極13との間に電圧を印加すると、液晶層20に電界が印加され、液晶分子の配向制御ができるようになっている。また、この構造は画素電極11と対向電極13をそれぞれ電極に持ち、その間に誘電体である液晶層20を有することから、容量と見なすことができる(以下、これを液晶容量と呼ぶ)。

【0019】TFTは、図2及び図3に示すように、走査線1から引き出して設けられたゲート電極2を設け、その上にチタニウムからなるゲート絶縁膜3を設け、その上にアモルファスシリコンからなる半導体膜4を設け、更にその上にはアモルファスシリコンにリンを添加したn+型アモルファスシリコンからなるオーミックコンタクト膜5を設け、その上に導電体からなるドレイン電極7とソース電極8とを設けて形成されている。このうちソース電極8は信号線19から引き出して設けられている。そして更にドレイン電極7とソース電極8の上には、これらを覆うようにチタニウムからなるバッシベーション膜10を設け、ドレイン電極7上のバッシベーション膜10にはコンタクトホール18aが形成されている。そしてドレイン電極7とITOからなる透明な画素

(5) 001-117072 (P2001-117072A)

電極11とがコンタクトホール18aを介して接続されている。

【0020】蓄積容量22は、走査線1を一方の電極とし、その上のゲート絶縁膜3を誘電体として形成し、更にその上に他方の電極となる容量電極9を形成してある。容量電極9はドレイン電極7やソース電極8と同一の導電体により形成してある。容量電極9の上にはTFT21と同様、パッシベーション膜10が形成され、このパッシベーション膜10にはコンタクトホール18bを形成して、TFTからなる画素電極11を容量電極9の上に引き出して設けて、容量電極9と画素電極11とをコンタクトホール18bを介して接続してある。なお、蓄積容量22は先に述べた液晶容量と並列接続の関係にあり、ともにTFT21の負荷容量となる。

【0021】本実施の形態では、それぞれ横幅40 $\mu$ m×縦長120 $\mu$ mの大きさの画素領域を有する主表示エリア30と、横幅40 $\mu$ m×縦長400 $\mu$ mの大きさの画素領域を有する副表示エリア31の2つが同一のTFTアレイベース40上に形成されている。これらに対向する対向電極13a及び13bは、図4に示すように一つの対向基板41上に各表示エリア毎に分割して配置してある。対向電極13a、13bも画素電極11と同一のITO膜で形成する。各対向電極13の大きさ（面積）は、主表示エリア30と副表示エリア31の面積にほぼ等しく構成する。

【0022】この分割した各対向電極に最適な電圧を印加するには、電圧印加手段として直流電圧を発生するためのDC/DCコンバーター（図示省略）を2系列に分けて準備する。各DC/DCコンバーターにつきそれぞれの対向電極に最適な電圧に変換して、それぞれの対向電極に印加すればよい。

【0023】本実施の形態では、主表示エリア30の画素領域32の大きさが副表示エリア31の画素領域33の大きさよりも小さいので、主表示エリア30の対向電極13aに印加する電圧は、副表示エリア31の対向電極13bに印加する電圧よりも低くする。例えば本実施の形態では、主表示エリア30の対向電極13aに印加する電圧は3.7V、副表示エリア31の対向電極13bに印加する電圧は4.0Vとする。

【0024】以上説明したとおり、本発明では画素領域の大きさの異なる二つの表示エリアにある二つの対向電極に異なる電圧を印加してある。つまり図5(c)にお

いて表示エリアの画素領域の大きさに応じてVcomの値を変化させ、その結果正と負の極性による電圧振幅の差を解消させるようにした。

【0025】

【発明の効果】本発明に係わるアクティブマトリクス型液晶表示装置は、対向電極を分割することにより、それぞれの画素領域の大きさに応じて最適な電圧を印加することが可能となり、その結果フリッカや焼き付きを防止することができる。

【図面の簡単な説明】

【図1】 本発明の一実施の形態に使用するTFTアレイベースの平面図である。

【図2】 図1に示したTFTアレイベースの副表示エリアの画素領域近傍を拡大して示す平面図である。

【図3】 図2のA-A'線に沿った断面図である。

【図4】 本発明の対向電極を示す平面図である。

【図5】 液晶表示装置の駆動電圧を説明する図である。

【図6】 従来のTFTアレイベースを示す平面図である。

【図7】 従来の対向電極を示す平面図である。

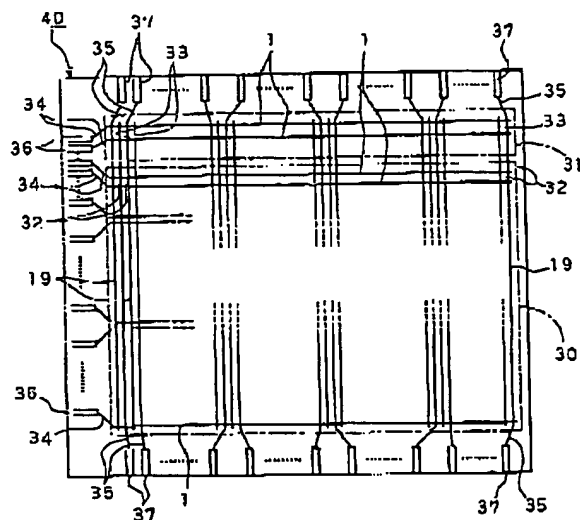
【符号の説明】

1 走査線、2 ゲート電極、3 ゲート絶縁膜、4 半導体膜、5 オーミックコンタクト膜、7 ドレイン電極、8 ソース電極、9 容量電極、10 パッシベーション膜、11 画素電極、12 配向膜、13 対向電極、13a 主表示エリアの対向電極、13b 副表示エリアの対向電極、14 カラーフィルタ、15 ブラックマトリクス、16、17 透明基板、18a、18b コンタクトホール、19 信号線、20 液晶層、21 TFT、22 蓄積容量、30 主表示エリア、31 副表示エリア、32 主表示エリアの画素領域、33 副表示エリアの画素領域、34 走査線側引出し線、35 信号線側引出し線、36 走査線側端子、37 信号線側端子、40 TFTアレイベース、41 対向基板、101 走査線、119 信号線、130 表示エリア、132 画素領域、134 走査線側引出し線、135 信号線側引出し線、136 走査線側端子、137 信号線側端子、140 TFTアレイベース

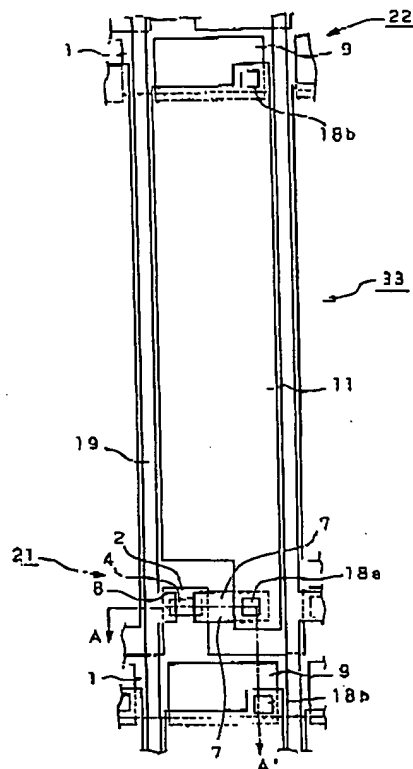
JP 2001-117072

(6) 001-117072 (P2001-117072A)

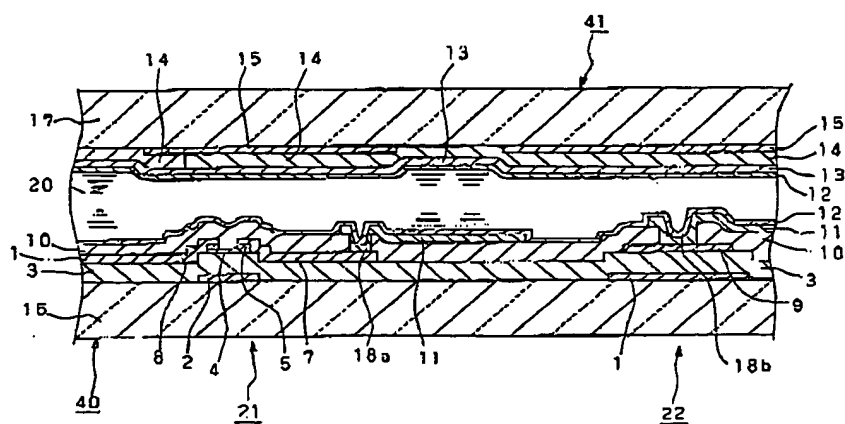
【図1】



【図2】



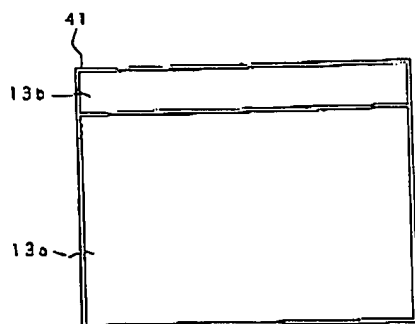
【図3】



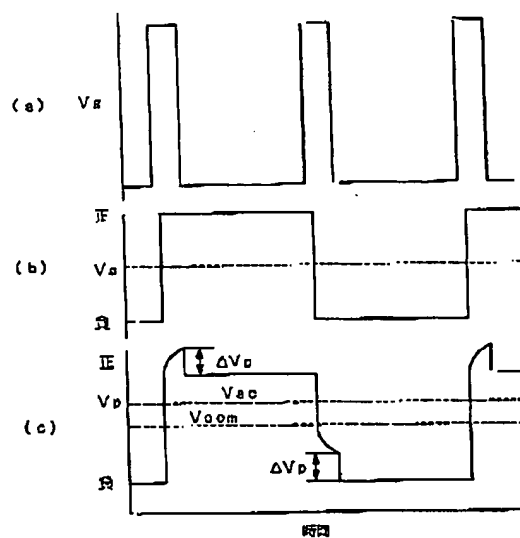
JP 2001-117072

(7) 001-117072 (P2001-117072A)

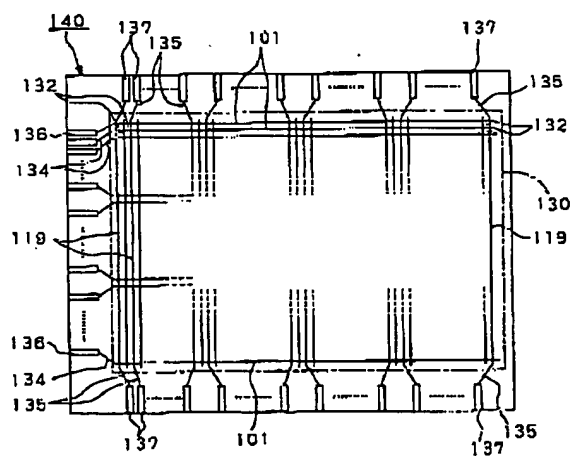
【図4】



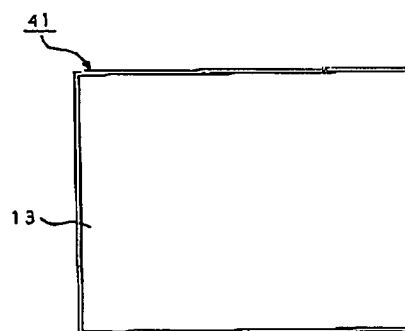
【図5】



【図6】



【図7】





JP 2001-117072

!(8) 001-117072 (P2001-117072A)

フロントページの続き

Fターム(参考) 2H092 GA15 HA04 JA26 JB14 KA05  
NA25 PA06  
2H093 NA16 NC03 NC05 NC18 NC34  
NC35 ND10 ND12 ND35 NE03  
NH12  
5C006 AF84 BB16 FA23 FA34 FA37  
5C080 AA10 BB05 DD06 DD29 FF11  
JJ04 JJ06  
5C094 AA03 AA31 AA48 AA55 BA03  
BA43 CA19 CA20 DA01 DB01  
DB02 EA04 EA05 EA07 EA10  
EB02 FA01 FB12 GA10

Searching PAJ

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-319368

(43)Date of publication of application : 04.12.1998

(51)Int.Cl.

G02F 1/133  
G09G 3/18

(21)Application number : 09-132355

(71)Applicant : ROHM CO LTD

(22)Date of filing : 22.05.1997

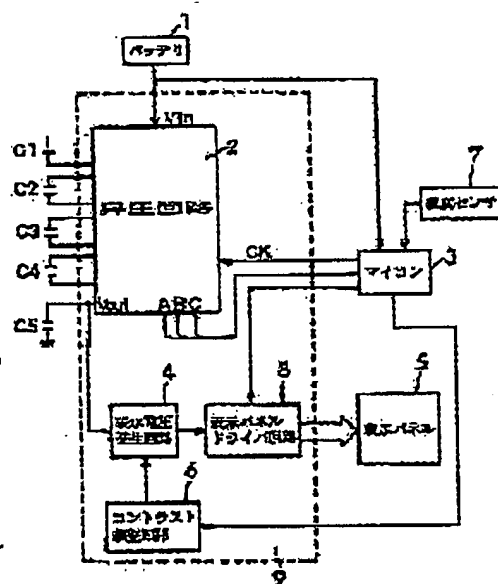
(72)Inventor : TANAKA TOSHIMASA

## (54) DRIVING DEVICE FOR DISPLAY PANEL

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To realize low current consumption and to eliminate the need of switching an output port by controlling a multiplying factor for boosting by a booster circuit.

**SOLUTION:** A driving IC 9 is a driving device for a display panel 5 and is provided with the booster circuit 2, a display voltage generation circuit 4, a contrast adjusting circuit 6 and a display panel driver circuit 8. The circuit 2 varies the multiplying factor for boosting in accordance with a control signal inputted in input ports A, B and C from a microcomputer 3 being a control circuit, and outputs voltage  $V_{out}$  from a single output port. The voltage  $V_{out}$  outputted from the circuit 2 is supplied to the circuit 4 as maximum display voltage for the panel 5. The voltage is adjusted by the circuit 6 in the circuit 4, and the display voltage is generated. Therefore, boosting voltage is automatically changed in accordance with ambient temperature and power source voltage  $V_{in}$ , so that excessive output is not outputted from the circuit 2 and the appropriate output voltage is obtained. Therefore, the current consumption is reduced and also the output port need not be switched.



## LEGAL STATUS

[Date of request for examination]

29.10.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3693464

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAy9ayqBDA410319368P1.htm>

7/5/2006

Searching PAJ

[Date of registration] 01.07.2005

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

<http://www19.ipdl.ncipi.go.jp/PA1/result/detail/main/wAAAv9ayqBDA410319368P1.htm>

7/5/2006

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-319368

(43) 公開日 平成10年(1998)12月4日

(51) Int.Cl.<sup>6</sup>

G 0 2 F 1/133

G 0 9 G 3/18

識別記号

5 2 0

F I

C 0 2 F 1/133

C 0 9 G 3/18

5 2 0

審査請求 未請求 請求項の数 6 O L (全 9 頁)

(21) 出願番号 特願平9-132355

(22) 出願日 平成9年(1997)5月22日

(71) 出願人 000116024

ローム株式会社

京都府京都市右京区西院溝崎町21番地

(72) 発明者 田中 寿昌

京都市右京区西院溝崎町21番地 ローム株式会社内

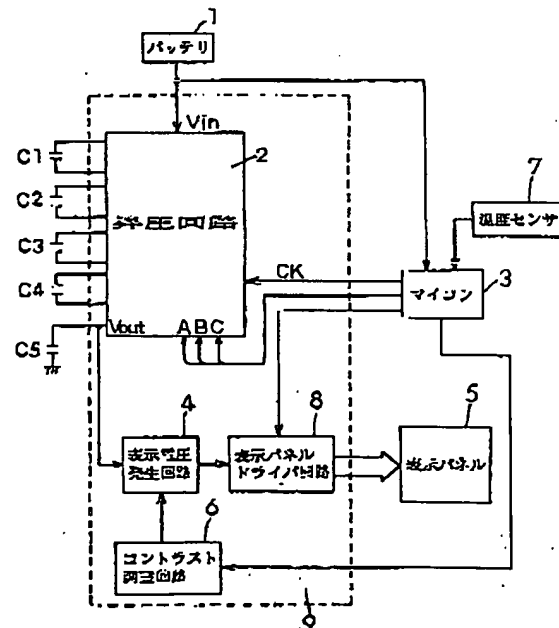
(74) 代理人 弁理士 佐野 静夫

(54) 【発明の名称】 表示パネルの駆動装置

(57) 【要約】

【課題】 昇圧回路の単独の出力ポートから昇圧倍率を変変する電圧を出力させることにより、過大な昇圧電圧が発生することのない表示パネルの駆動装置を提供する。

【解決手段】 表示パネルの駆動装置はバッテリー1からの電源電圧 $V_{in}$ を昇圧するための昇圧回路2を有している。昇圧回路2には入力される制御信号に応じて昇圧倍率を変変する手段が設けられている。



(2)

特開平10-319368

## 【特許請求の範囲】

【請求項1】 電源電圧を昇圧する昇圧回路を有する表示パネルの駆動装置において、制御信号に応じて昇圧する倍率を変換する手段を前記昇圧回路に設けたことを特徴とする表示パネルの駆動装置。

【請求項2】 前記昇圧回路は昇圧用のコンデンサの電極間電圧にクロックを与えて昇圧を行うものであり、前記昇圧する倍率を変換する手段は前記制御信号に応じて前記昇圧を行うための前記コンデンサの段数を可変することを特徴とする請求項1に記載の表示パネルの駆動装置。

【請求項3】 前記昇圧回路は、前記電源電圧の電圧値を監視し、その電圧値に基づいて前記制御信号を出力する制御回路から制御信号を受けて昇圧する倍率を変換することを特徴とする請求項1又は請求項2に記載の表示パネルの駆動装置。

【請求項4】 前記電源電圧の電圧値を監視し、その電圧値に基づいて前記制御信号を出力する制御回路を備え、前記昇圧回路は、前記制御回路からの制御信号を受けて昇圧する倍率を変換することを特徴とする請求項1又は請求項2に記載の表示パネルの駆動装置。

【請求項5】 前記制御回路は温度センサを用いて検出した前記表示パネルの環境温度に基づいて前記制御信号を出力することを特徴とする請求項3又は請求項4に記載の表示パネルの駆動装置。

【請求項6】 前記昇圧回路で昇圧した電圧を多段階に分割して表示電圧を出力する表示電圧発生回路と、前記表示電圧間の電位差を調整する表示コントラスト調整回路と、前記表示電圧を用いて駆動信号を出力する表示パネルドライバ回路とを有することを特徴とする請求項1乃至請求項5のいずれかに記載の表示パネルの駆動装置。

## 【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は液晶パネル等を駆動する表示パネルの駆動装置に関し、特に昇圧回路を有する表示パネルの駆動装置に関する。

【0002】

【従来の技術】 従来の表示パネルの駆動装置について図7を用いて説明する。表示パネル5は例えば液晶パネルであって駆動IC (Integrated Circuit) 52からの駆動信号により両面表示を行う。駆動IC 52にはバッテリー1から電源電圧Vinが供給されており、マイクロコンピュータ (以下「マイコン」という) 51の制御により上記駆動信号が生成される。

【0003】 駆動IC 52には、電源電圧Vinを昇圧する昇圧回路50と、昇圧回路50で出力された電圧から直流の表示電圧を出力する表示電圧発生回路4と、コントラストを調整するために表示電圧発生回路4より出

力される電圧を調整するコントラスト調整回路6と、表示電圧発生回路4より出力される表示電圧を用いて駆動信号を生成する表示パネルドライバ回路8とが設けられている。

【0004】 昇圧回路50ではクロックCKを用いて電源電圧Vinの昇圧を行い、それぞれ昇圧倍率の異なる電圧を各ポートから出力する。図7では電圧Vout1及びVout2がそれぞれ別ポートから出力されている。尚、駆動IC 52に外付けされているコンデンサC1～C4は昇圧用のコンデンサである。昇圧回路50より出力される電圧Vout1又はVout2から適当な電圧を選択して表示電圧発生回路4に入力する。

【0005】 コントラスト調整回路6はマイコン51の制御により表示電圧発生回路4より出力される表示電圧を調整する。例えば昇圧回路50より表示電圧発生回路4に15Vが供給されるとき、表示電圧発生回路4より出力される表示電圧の電位差はコントラスト調整回路6により低電圧側の電位が上昇されて10V、9V・・・というように変化する。そして、表示パネルドライバ回路8はマイコン51からの表示データにより表示電圧発生回路4からの表示電圧を用いて駆動信号を生成する。

【0006】

【発明が解決しようとする課題】 しかしながら、上記従来の表示パネルの駆動装置では次のような問題があった。すなわち、バッテリー1の種類によって電源電圧Vinが異なることがあるので、適切な電圧が表示電圧発生回路4に入力されるようにするために昇圧回路50には複数の出力ポートが設けられており、各ポートからそれぞれ昇圧倍率の異なる電圧が出力されるように構成されている。

【0007】 というのは、例えばバッテリー1の電圧Vinが3.3Vである場合に、表示電圧発生回路4で8.0Vの表示電圧を得るために昇圧回路50で昇圧する倍率が3倍であれば、バッテリー1の変更等により電圧Vinが2.0Vになると、昇圧回路50で3倍に昇圧しただけでは電圧6.0Vまでしか得られず、表示パネル5では表示が行われなくなってしまうからである。

【0008】 バッテリー1の電圧Vinが2.0Vであっても最大で8.0Vの表示電圧が得られるようにするためには、例えば昇圧回路50では5倍に昇圧した電圧を出力するようにしておき、これを表示電圧発生回路4に供給し、コントラスト調整回路6で8Vになるように調整する。ところが、バッテリー1の電圧Vinが3.3Vであれば、昇圧回路50では5倍の昇圧が行われるので16.5Vまで昇圧される。そのため、過大に昇圧されることとなって消費電流が増大する要因となっていた。

【0009】 本発明は上記課題を解決するもので、昇圧電圧を制御することにより過大な昇圧電圧を発生することがなく、複数の出力ポートを設ける必要のない表示パネルの駆動装置を提供することを目的とする。

(3)

特開平10-319368

## 【0010】

【課題を解決するための手段】上記目的を達成するために、本発明の第1の構成では、電源電圧を昇圧する昇圧回路を有する表示パネルの駆動装置は制御信号に応じて昇圧する倍率を可変し、かつ、同一のポートから昇圧倍率の異なる電圧を取り出せる手段を前記昇圧回路に設けている。

【0011】このような構成によると、表示パネルの駆動装置は昇圧回路でマイコン等からの制御信号に応じて例えば昇圧に用いるコンデンサの段数を設定することにより昇圧する倍率を可変する。電源電圧に基づいてマイコン等で適切な昇圧倍率を設定するようにすると、前記昇圧回路では過大な昇圧を行う必要がなくなり、適切な昇圧電圧が得られるようになる。

【0012】また、本発明の第2の構成では、上記第1の構成において、前記昇圧回路は昇圧用のコンデンサの電極間電圧にクロックを与えて昇圧を行うものであり、前記昇圧する倍率を可変する手段は前記制御信号に応じて前記昇圧を行うための前記コンデンサの段数を可変している。

【0013】このような構成によると、表示パネルの駆動装置は上述のように各段に設けられているコンデンサに保持されている電極間の電圧をクロックで昇圧し、その電圧を次段のコンデンサに保持されるようにする。制御信号によって作動するコンデンサの段数を可変することにより昇圧倍率を可変する。

【0014】また、本発明の第3の構成では、上記第1の構成又は上記第2の構成において、前記電源電圧の電圧値を監視し、その電圧値に基づいて前記制御信号を出力する制御回路を設けている。

【0015】このような構成によると、マイコン等の制御回路は昇圧回路に印加される電源電圧を監視する。このとき、例えばバッテリーの変更により電源電圧が低下した場合、制御回路は制御信号を変更することにより昇圧回路での昇圧倍率を大きくする。逆に、電源電圧が上昇した場合には昇圧倍率を小さくする。これにより、電源電圧が変化しても昇圧回路より適当な昇圧電圧が出力される。

【0016】また、本発明の第4の構成では、上記第3の構成において、温度センサを用いて前記表示パネルの環境温度を検出し、該温度に基づいて前記制御回路は前記制御信号を出力している。

【0017】このような構成によると、表示パネルの駆動装置は温度センサを用いて表示パネルの環境温度を検出する。表示パネルが液晶パネルであるときには環境温度が低温になると液晶の応答速度が遅くなるために、表示パネルの駆動装置は表示電圧を上げてこれを補正する。尚温ではその逆に電圧を下げて補正する。

## 【0018】

【発明の実施の形態】

＜第1の実施形態＞本発明の第1の実施形態について図1～図4を用いて説明する。図1は本実施形態のブロック図である。駆動IC9は表示パネル5の駆動装置である。駆動IC9はバッテリー1から電源電圧が供給されることにより動作し、マイコン3の制御により駆動信号を生成して表示パネル5に供給する。また、マイコン3は電源電圧Vin及び表示パネル5の環境温度を温度センサ7を用いて検出する。駆動IC9には昇圧回路2と、表示電圧発生回路4と、コントラスト調整回路6と、表示パネルドライバ回路8が設けられている。

【0019】昇圧回路2は制御回路であるマイコン3から入力ポートA、B、Cに入力される制御信号に応じて昇圧倍率を可変し、単一の出力ポートから電圧Voutを出力する。また、マイコン3は昇圧回路2にクロックCKを供給する。昇圧回路2より出力される電圧Voutは表示パネル5への最大表示電圧として表示電圧発生回路4に供給される。表示電圧発生回路4ではコントラスト調整回路6により電圧が調整され、後述するような表示電圧が生成される。

【0020】表示パネルドライバ回路8ではマイコン3からの表示データに基づいて上記表示電圧を用いて駆動信号を生成する。この駆動信号が表示パネル5に供給され、画面表示が行われる。尚、昇圧回路2に接続されている昇圧用のコンデンサC1～C5は駆動IC9の外部に設けられている。

【0021】図2に昇圧回路2の一例の回路図を示す。電源電圧Vinが入力される入力ポートと昇圧電圧Voutを出力する出力ポートの間には5個のPチャネルMOSFET (Metal Oxide Semiconductor Field Effect Transistor) 11～15が挿入されており、MOSFET 11～15はクロックCK及びポートA、B、Cの入力信号に基づいて次述のようにオン/オフ制御される。

【0022】クロックCKはまずインバータ16で反転させられる。インバータ16は電源電圧Vinで動作するもので、ハイレベルを出力するときは電圧Vinとなり、一方、ローレベルを出力するときはグラウンドレベルとなる。インバータ16の出力及びポートAの入力信号がNORゲート17に入力される。また、インバータ16の出力側は昇圧用のコンデンサC1を介してMOSFET 11と12の接続中点に接続される。

【0023】NORゲート17の出力及びポートA、Bの入力信号がNORゲート18に入力される。NORゲート17の出力側は昇圧用のコンデンサC2を介してMOSFET 12と13の接続中点に接続される。NORゲート18の出力とポートA、B、Cの信号がNORゲート19に入力される。NORゲート18の出力側は昇圧用のコンデンサC3を介してMOSFET 13と14の接続中点に接続される。NORゲート19の出力側は昇圧用のコンデンサC4を介してMOSFET 14と1

(4)

特開平10-319368

5の接続中点に接続される。尚、NORゲート17～19はインバータ16と同様に電圧 $V_{in}$ で動作する。

【0024】クロックCK及びポートA、B、Cに入力される信号はレベルシフト21～24でそれぞれロジックの電圧レベルの変換が行われ、ハイレベルのとき電圧VDDとなり、一方、ローレベルのときグランドレベルとなる。尚、電圧VDDは駆動IC9（図1参照）の内部での電源電圧となっており、 $VDD \leq V_{in}$ の関係がある。レベルシフト21の出力はインバータ25で反転させられる。インバータ25の出力側がMOSFET11のゲートに接続される。また、インバータ25の出力とレベルシフト22の出力がNORゲート26に入力される。

【0025】NORゲート26の出力側はMOSFET12のゲートに接続される。NORゲート26の出力とレベルシフト22、23の出力がNORゲート27に入力される。NORゲート27の出力側はMOSFET13のゲートに接続される。NORゲート27の出力とレベルシフト22、23、24の出力がNORゲート28に入力される。NORゲート28の出力側はMOSFET14のゲートに接続される。

【0026】MOSFET15のゲートはタイミング発生回路20に接続されており、インバータ25とレベルシフト22～24からの信号を入力することにより、MOSFET15をオン/オフ制御する。MOSFET15の出力ポート側とグランドレベルの間には昇圧用のコンデンサC5が接続される。インバータ25、NORゲート26～28及びタイミング発生回路20はMOSFET11～15を確実にオフさせるために電圧 $V_{out}$ で動作してハイレベルのとき昇圧電圧 $V_{out}$ を出力する。

【0027】ここで昇圧回路2の動作を説明する。例えば、ポートA、B、Cの入力信号が $A=B=C=「0」$ （ローレベル）である場合、インバータ16及びNORゲート17～19が全てアクティブとなり、クロックCKに従ってインバータ16及びNORゲート17～19の出力はハイレベルとローレベルを一定の周期で繰り返す。同様にインバータ25及びNORゲート26～28もアクティブとなる。

【0028】クロックCKがハイレベルのときインバータ25の出力がローレベルとなり、MOSFET11がオンする。MOSFET16の出力もローレベルとなるのでコンデンサC1は電圧 $V_{in}$ で充電される。このとき、NORゲート26の出力はハイレベルとなるのでMOSFET12はオフしている。

【0029】次にクロックCKがローレベルとなると、インバータ25の出力はハイレベルとなり、MOSFET11がオフする。NORゲート26の出力はローレベルとなるのでMOSFET12はオンする。インバータ16の出力は電圧 $V_{in}$ となるのでコンデンサC2は電

圧 $2 \times V_{in}$ で充電される。このように昇圧が行われる。次段のコンデンサC3は電圧 $3 \times V_{in}$ で充電され、コンデンサC4は電圧 $4 \times V_{in}$ で充電される。

【0030】タイミング発生回路20はNORゲート28の出力がハイレベルのときにローレベルの信号をMOSFET15のゲートに印加してMOSFET15をオンし、一方、NORゲート28の出力がローレベルのときにハイレベルの信号をMOSFET15に印加してMOSFET15をオフするようにする。これにより、コンデンサC5は電圧 $5 \times V_{in}$ で充電される。出力電圧 $V_{out}$ は5倍に昇圧された電圧 $5 \times V_{in}$ となる。

【0031】次に、入力信号が $A=B=C=「1」$ （ハイレベル）の場合、NORゲート17～19の出力はローレベルに固定されるので、コンデンサC2～C4の一端は接地された状態となる。また、NORゲート26～28の出力がローレベルとなるのでMOSFET12～14はオン状態となる。

【0032】タイミング発生回路20はインバータ25の出力がハイレベルのときにローレベルの信号をMOSFET15のゲートに印加し、一方、インバータ16の出力がローレベルのときハイレベルの信号をMOSFET15のゲートに印加する。これにより、コンデンサC1は電圧 $V_{in}$ で充電され、コンデンサC5は電圧 $2 \times V_{in}$ で充電される。そのため、昇圧回路2より出力される電圧 $V_{out}$ は2倍に昇圧された電圧 $2 \times V_{in}$ となる。

【0033】他にも入力信号が $A=B=「0」$ 、 $C=「1」$ であればインバータ16、25及びNORゲート17、18、26、27はアクティブとなり、NORゲート19、28はローレベルに固定される。そして、タイミング発生回路20はNORゲート27の出力がハイレベルのときローレベルの信号をMOSFET15のゲートに印加し、NORゲート27の出力がローレベルのときハイレベルの信号をMOSFET15のゲートに印加する。これにより、昇圧回路2は電圧 $V_{in}$ を4倍に昇圧した電圧 $V_{out}$ を出力する。

【0034】 $A=「0」$ 、 $B=C=「1」$ とすればインバータ16、25及びNORゲート17、26はアクティブとなり、NORゲート18、19、27、28はローレベルに固定される。そして、タイミング発生回路20はNORゲート26の出力がハイレベルのときローレベルの信号をMOSFET15のゲートに印加し、NORゲート26の出力がローレベルのときハイレベルの信号をMOSFET15のゲートに印加する。これにより、昇圧回路2は電圧 $V_{in}$ を3倍に昇圧した電圧 $V_{out}$ を出力する。

【0035】これらの結果を次表に示す。尚、 $A=B=「1」$ 、 $C=「0」$ 等のように信号の入力が禁止されている場合があるが、図2に示す回路では入力ポートAはNORゲート17だけでなくNORゲート18、19に

(5)

特開平10-319368

も接続されており、入力ポートBはNORゲート18だけでなくNORゲート19にも接続されているので、このような禁止状態となるのが回路的に回避されている。

【0036】

【表1】

A	B	C	昇圧倍率
0	0	0	5
0	0	1	4
0	1	0	禁止
0	1	1	3
1	0	0	禁止
1	0	1	禁止
1	1	0	禁止
1	1	1	2

【0037】タイミング発生回路20の一例を図4に示す。前述のように昇圧回路2に入力されるクロックCKはレベルシフト21（図2参照）でロジックの電圧レベルが変更された後にインバータ25で反転させられる。インバータ25の出力がタイミング発生回路20においてインバータ31に入力される。インバータ31と出力側に設けられたインバータ34の間にアナログスイッチ32が挿入されている。インバータ31とアナログスイッチ32に並列となるようにアナログスイッチ33が接続される。

【0038】ポートA、B、Cに入力される信号はそれぞれレベルシフト22～24（図2参照）でロジックの電圧レベルの変換が行われてタイミング発生回路20に入力される。ポートA、B、Cの入力信号はANDゲート35に入力される。また、ポートA及びBの入力信号のそれぞれの論理否定とポートCの入力信号がANDゲート36に入力される。ANDゲート35、36の出力がNORゲート37に入力される。

【0039】NORゲート37の出力がアナログスイッチ32のゲートに印加される。また、NORゲート37の出力はインバータ38で反転してアナログスイッチ33のゲートに印加される。インバータ34の出力がMOSFET15（図2参照）のゲートに印加される。このような構成により、タイミング発生回路20は上述のような動作を行う。

【0040】マイコン3（図1参照）では電源電圧Vinを監視しているので、電圧Vinが低くなれば昇圧倍率を上げ、逆に電圧Vinが高くなれば昇圧倍率を下げるように制御する。さらに、本実施形態では表示パネル5（図1参照）が液晶パネルである場合に環境温度によって液晶の応答速度が変化することにも考慮している。例えば表示パネル5が表示電圧として常温では7.0V、低温では9.0V、高温では6.0Vを必要としている場合、電圧Vinが3.3Vで環境温度が常温又は

低温であればマイコン3は昇圧倍率を3倍とするように制御信号を昇圧回路2に出力し、一方、高温であれば昇圧倍率を2倍とする。

【0041】バッテリー1の放電による電圧Vinの低下やバッテリー1の種類の変更等により電圧Vinが2.0Vとなった場合、常温、高温では昇圧倍率を4倍、低温では5倍に切り換える。そして、コントラスト調整回路6でコントラストを調整して上述の必要な電圧を得る。以上の結果を次表にまとめる。

【0042】

【表2】

電圧	昇圧倍率		
	低温	常温	高温
2.0V	5	4	4
3.3V	3	3	2

【0043】このように昇圧倍率を制御することにより、バッテリー1の電圧Vinが2.0Vで環境温度が低温である場合にのみ昇圧倍率を5倍とするので、上記従来の昇圧回路50（図5参照）のように常に5倍に昇圧するということがない。バッテリー1の電圧が3.3Vであれば、昇圧倍率を2倍又は3倍としているので昇圧回路2では過大な昇圧電圧が得られることがなくなり、消費電流の低減が図られる。また、液晶パネルのように環境温度によって応答速度が変化する場合でもマイコン3はこれを補正するように昇圧回路2の昇圧倍率を変更するので適切な昇圧電圧Voutが得られるようになる。

【0044】次に、昇圧倍率を可変することにより得られた電圧Voutから表示パネル5を駆動する様子を説明する。図3は表示電圧発生回路4及びコントラスト調整回路6の一例の回路図である。表示電圧発生回路4は昇圧回路2より入力される電圧Voutをそのまま電圧V0として表示パネルドライバ回路8（図1参照）に出力する。

【0045】電圧Voutとグランドレベルの間には電圧Vout側から順に抵抗値Rの5個の抵抗と抵抗値8r、4r、2r、rとなる4個の抵抗を直列接続した回路が接続される。上記5個の抵抗Rの各接続中点から電圧V1～V4が出力される。最下段の抵抗Rと抵抗8rとの接続中点から電圧V5が出力される。5個の抵抗Rを用いて電圧分割を行う部分が表示電圧発生回路4である。

【0046】コントラスト調整回路6では抵抗8r、4r、2r、rのそれぞれに並列となるようにアナログスイッチS0、S1、S2、S3が接続されている。アナログスイッチS0～S3はコントラスト調整回路6に入力される4ビットの信号b0～b3によりそれぞれオン／オフ制御される。これにより、電圧V1～V5が変化する。16階調のコントラスト調整を行うことがで



(6)

特開平10-319368

きる。本実施形態では信号b0～b3はマイコン3(図1参照)より送られる。

【0047】そして、図1において表示パネルドライバ回路8では、マイコン3からの表示データに基づいて電圧V0～V5を用いて駆動信号を生成し、表示パネル5に出力する。例えばドットマトリクス型の表示パネル5を駆動するには表示パネルドライバ回路8はセグメント電極と共通電極用の周期的な駆動信号を生成する。

【0048】以上説明したように本実施形態によれば、環境温度や電源電圧Vinに応じて自動的に昇圧電圧を変化させるので昇圧回路2より過大な電圧が出力されることがなく、適切な電圧Voutが得られるようになるので消費電流の低減を図れると共に、出力ポートを切り換える必要がなくなる。また、駆動IC9の耐圧を低減することができる。例えば、上記従来の表示パネルの駆動装置(図7参照)における昇圧回路50ではバッテリー1の電圧Vinが3.3Vで昇圧回路50で5倍に昇圧している場合に駆動IC52の耐圧は16.5V以上必要であるが、本実施形態の駆動IC9では倍率の制御により耐圧は10.0V以上であればよいので、高耐圧プロセスのデザインルールをシュリンクすることが可能となる。これは低コスト化につながる。

【0049】尚、昇圧を行う昇圧回路2と駆動信号を生成する表示パネルドライバ回路8は本来別機能であるが、本実施形態の駆動IC9のように1チップICとすることが多い。上述の昇圧倍率はマイコン3での制御の一例に過ぎず、表示パネル5の駆動に要する表示電圧やバッテリー1の電源電圧Vin等によって倍率を変更することができる。また、本実施形態の昇圧回路2では5個のコンデンサC1～C5を用いて昇圧倍率を2～5倍としていたが、これも昇圧用のコンデンサの個数を変えて昇圧する倍率の範囲を変更してもよい。同じく、ポートA、B、Cに入力される制御信号も本実施形態の形式に限らず、制御信号によって作動する昇圧コンデンサの段数を変更できるものであればよい。

【0050】表示電圧発生回路4より出力される電圧V0～V5に限らず、表示パネルドライバ回路8の構成によって出力する電圧の段階数が変更されることもある。また、図4に示す例ではコントラスト調整回路6は4ビットの入力信号b0～b3で16階調のコントラスト調整を行っていたが、当然ビット数を変更することにより16階調以外でコントラスト調整を行うことができる。ドットマトリクス型の表示パネル5を駆動する場合、表示パネルドライバ回路8では駆動信号の同期をとるために発振回路が駆動IC9に設けられるため、この発振回路を利用してクロックCKを生成するようにすることもできる。

【0051】<第2の実施形態>本発明の第2の実施形態について図5及び図6を用いて説明する。本実施形態では図1における昇圧回路2を図5に示す回路としたも

のであり、その他の部分については同一なので説明を省略する。

【0052】図5において、電源電圧Vinの入力ポートと昇圧電圧Voutの出力ポートの間に5個のダイオード40～44が挿入される。このとき、ダイオード40～44のアノード側が電圧Vinの入力ポート側となるように接続される。昇圧回路2に入力されるクロックCKはインバータ45で反転させられる。インバータ45の出力とポートAの入力信号がNORゲート46に入力される。インバータ45の出力側は昇圧用のコンデンサC1を介してダイオード40と41の接続中点に接続される。

【0053】NORゲート46の出力とポートA、Bの信号がNORゲート47に入力される。NORゲート46の出力側は昇圧用のコンデンサC2を介してダイオード41と42の接続中点に接続される。NORゲート47の出力とポートA、B、Cの信号がNORゲート48に入力される。NORゲート47の出力側は昇圧用のコンデンサC3を介してダイオード42と43の接続中点に接続される。

【0054】NORゲート48の出力側は昇圧用のコンデンサC4を介してダイオード43と44の接続中点に接続される。ダイオード44のカソード側とグランドレベルとの間に昇圧用のコンデンサC5が接続される。インバータ45とNORゲート46～48は電圧Vinで動作する。

【0055】上記第1の実施形態と同じくポートA、B、Cに入力される信号に応じてコンデンサC1～C5において昇圧に作動する段数を可変する構成となり、図2に示す昇圧回路2と同様に動作する。尚、ダイオード40～44は図6に示すようにダイオード接続したPチャネルMOSFETを用いてもよい。ダイオード接続とはMOSFETのゲートをソース又はドレインの一方に接続することを用いる。

【0056】以上説明したように本実施形態により、上記第1の実施形態と同様に動作する。ただし、インバータ45及びNORゲート46～48は電圧Vinで動作していてもダイオード40～44で降下電圧が発生するので昇圧する倍率は厳密には整数倍にならない。また、インバータ45及びNORゲート46～48の動作電圧によっても昇圧する倍率は変化する。

【0057】<第3の実施形態>図8は本発明の第3の実施形態のブロック図である。駆動IC9aは表示パネル5の駆動装置であるが、駆動IC9(図1参照)の各回路2、4、6、8に加えてマイコン3も駆動IC9aの内部に備えている。それ以外の点については上記第1の実施形態や上記第2の実施形態と同様であるので、図8において図1に対応する部分については同一符号を付して説明を省略する。本実施形態では、上記第1の実施形態や上記第2の実施形態の駆動装置と同様に動作する

(7)

特開平10-319368

ので、既に説明したように、消費電流の低減を図れると共に、出力ポートを切り換える必要がなくなっている。

【0058】

【発明の効果】

＜請求項1の効果＞以上説明したように本発明によれば、マイコン等により昇圧回路で昇圧する倍率を制御することができるので、マイコン等で 배터리等の電源電圧を監視すれば適切な昇圧倍率に設定することが可能となる。これにより、昇圧回路では過大な昇圧電圧が発生することがなくなるので低消費電流とすることができると共に、出力ポートを切り換える必要がなくなる。また、過大な昇圧電圧が発生することがないので駆動装置のICでは耐圧が低減されることとなる。そのため、デザインルールをシュリンクすることが可能となり、低コスト化を図ることができる。

【0059】＜請求項2の効果＞各段に設けられている昇圧用のコンデンサにクロックを与えることにより昇圧が行われる。表示パネルの駆動装置は作動するコンデンサの段数を制御信号に応じて可変するので適切な昇圧を行うことができる。

【0060】＜請求項3、4の効果＞マイコン等の制御回路では電源電圧を監視するので、電池の放電や交換等により電源電圧が変化しても昇圧倍率を制御して適切な表示電圧が得られるようになる。

【0061】＜請求項5の効果＞表示パネルの環境温度が温度センサで検出されるので、液晶パネルのように環境温度によって応答速度が変化するものであっても、制御回路ではこれを補正することができ、適切な昇圧電圧が得られるようになる。

【図面の簡単な説明】

【図1】 本発明の第1の実施形態のブロック図。

【図2】 その昇圧回路の一例の回路図。

【図3】 その表示電圧発生回路及びコントラスト調整回路の一例の回路図。

【図4】 その昇圧回路のタイミング発生回路の一例の回路図。

【図5】 本発明の第2の実施形態の昇圧回路の回路図。

【図6】 そのダイオードをMOSFETで代用する場合の説明図。

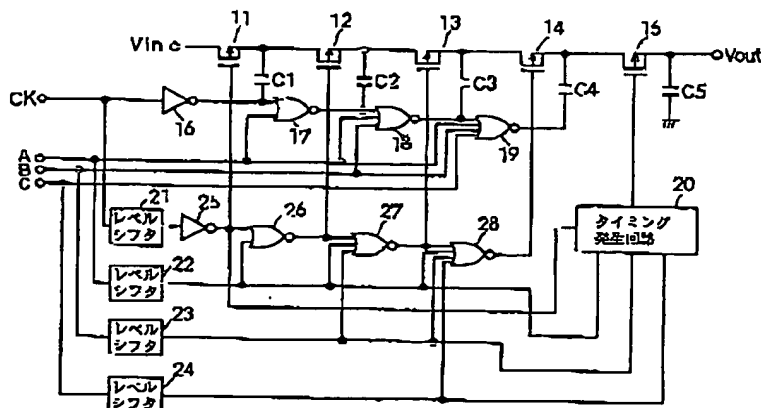
【図7】 従来の表示パネルの駆動装置のブロック図。

【図8】 本発明の第3の実施形態のブロック図。

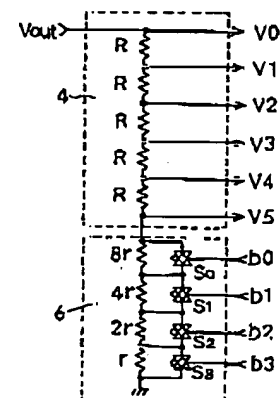
【符号の説明】

- 1 バッテリ
- 2 昇圧回路
- 3 マイコン
- 4 表示電圧発生回路
- 5 表示パネル
- 6 コントラスト調整回路
- 7 温度センサ
- 8 表示パネルドライバ回路
- 9 駆動IC
- 11～15 PチャネルMOSFET
- 16 インバータ
- 17～19 NORゲート
- 20 タイミング発生回路
- 21～24 レベルシフタ
- 25 インバータ
- 26～28 NORゲート
- C1～C5 コンデンサ

【図2】



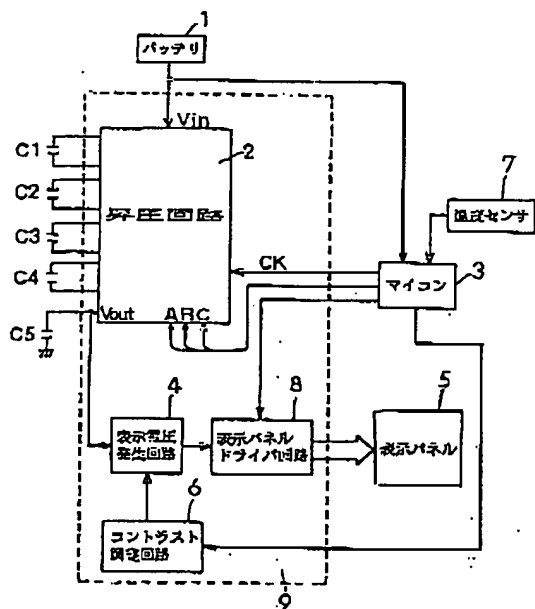
【図3】



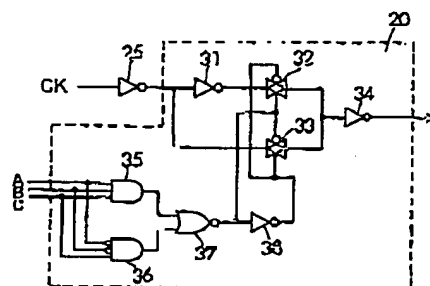
(8)

特開平 10-319368

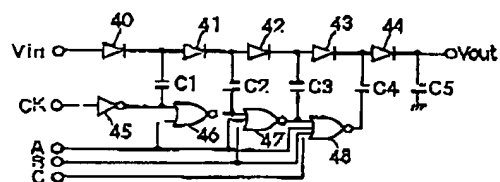
【图 1】



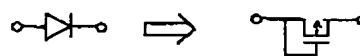
【図4】



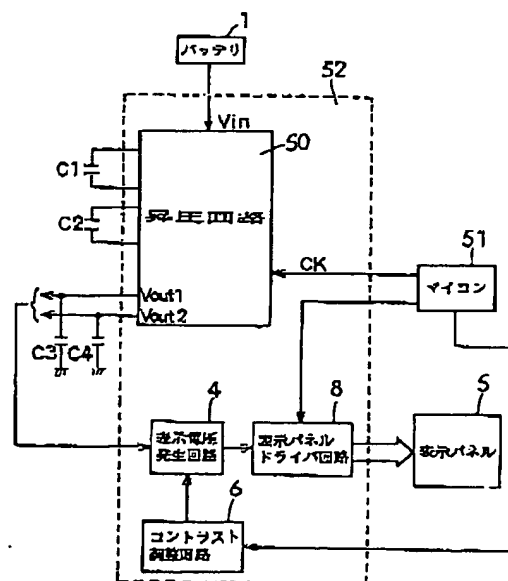
【図5】



【图6】



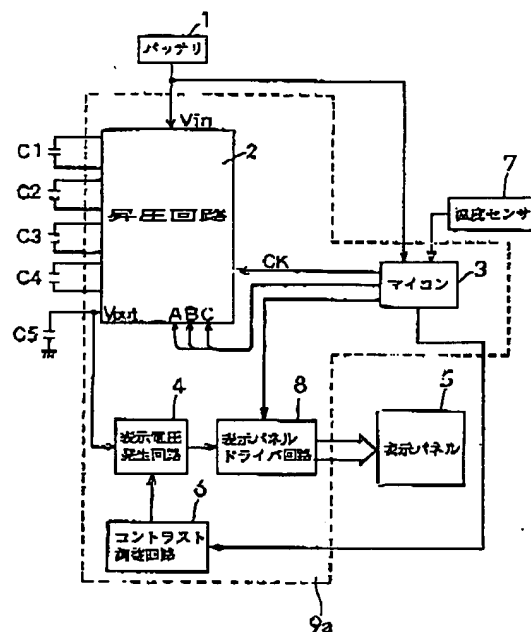
【图7】



(9)

特開平10-319368

【図8】



**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

### **BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☒ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☐ FADED TEXT OR DRAWING
- ☐ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☒ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**